



Europäisches  
Patentamt

European  
Patent Office

Office européen  
des brevets

Bescheinigung

Certificate

Attestation

Die angehefteten Unterla-  
gen stimmen mit der  
ursprünglich eingereichten  
Fassung der auf dem näch-  
sten Blatt bezeichneten  
europäischen Patentanmel-  
dung überein.

The attached documents  
are exact copies of the  
European patent application  
described on the following  
page, as originally filed.

Les documents fixés à  
cette attestation sont  
conformes à la version  
initialement déposée de  
la demande de brevet  
européen spécifiée à la  
page suivante.

Patentanmeldung Nr. Patent application No. Demande de brevet n°

94830402.7

Der Präsident des Europäischen Patentamts:  
Im Auftrag

For the President of the European Patent Office

Le Président de l'Office européen des brevets  
p.o.

C. PASTUREL

Den Haag, den  
The Hague,  
La Haye, le

17/07/95.



Europäisches  
Patentamt

European  
Patent Office

Office européen  
des brevets

**Blatt 2 der Bescheinigung**  
**Sheet 2 of the certificate**  
**Page 2 de l'attestation**

Anmeldung Nr.:  
Application no.: 94830402.7  
Demande n°:

Anmeldetag:  
Date of filing: 12/08/94  
Date de dépôt:

Anmelder:  
Applicant(s):  
Demandeur(s):  
CO. RI. M. ME. CONSORZIO PER LA RICERCA SULLA MICROELETTRONICA NEL MEZZOGIORNO  
I-95121 Catania

ITALY

SGS-THOMSON MICROELECTRONICS S.r.l.

I-20041 Agrate Brianza (Milano)

ITALY

Bezeichnung der Erfindung:

Title of the invention:

Titre de l'invention:

MOS voltage elevator of the charge pump type

In Anspruch genommene Priorität(en) / Priority(ies) claimed / Priorité(s) revendiquée(s)

Staat:

Tag:

Aktenzeichen:

State:

Date:

File no.

Pays:

Date:

Numéro de dépôt:

Internationale Patentklassifikation:

International Patent classification:

Classification internationale des brevets:

H02M3/07

Bemerkungen:

Remarks:

Remarques:

The title of the invention in Italian reads as follows :  
"Elevatore di tensione a mos di tipo a pompa di carica".

TITOLO: Elevatore di tensione a mos di tipo a pompa di carica

DESCRIZIONE

5 La presente invenzione si riferisce ad un elevatore di tensione a MOS di tipo a pompa di carica ed a due applicazioni dove tale tipo di elevatore può trovare vantaggioso impiego.

10 La richiesta sempre più incalzante di dispositivi che operano in apparecchiature per le quali è disponibile una sola tensione continua di alimentazione molto bassa (fino a 1 volt), quali molte apparecchiature di linea per telecomunicazioni, apparecchi portatili, etc., impone la necessità di disporre di elevatori di tensioni continue efficienti e semplici.

15 Una ben nota struttura di un duplicatore a pompa di carica è illustrata in Fig.1; essa comprende un oscillatore OSC, tipicamente ad onda quadra, alimentato da una tensione di alimentazione continua VS, collegato a massa GND ed avente una uscita O; l'uscita O è collegata al primo terminale di  
20 un condensatore TC1 di trasferimento carica; il secondo terminale del condensatore TC1 è collegato al catodo di un diodo D2; l'anodo del diodo D2 è collegato alla tensione di alimentazione VS; il catodo del diodo D2 è ulteriormente collegato all'anodo di una altro diodo D1; il catodo del  
25 diodo D1 è collegato all'uscita OUT del duplicatore ed al secondo terminale di un condensatore SC di accumulo carica il cui primo terminale è collegato alla massa GND.

30 In tale circuito la tensione di uscita (senza carico) risulta pari al doppio della tensione di alimentazione diminuito del doppio della tensione di accensione (circa 0.7 volt) dei diodi D1 e D2; quando la tensione di

alimentazione è molto bassa, ad esempio compresa tra 1.2 volt e 3.5 volt, tale riduzione diventa rilevante ed inaccettabile.

5 Per risolvere tale problema è stato proposto, ad esempio nella domanda di brevetto francese FR-A-2 321 144, di sostituire i diodi D1 e D2 con due transistori M1 ed M2 di tipo MOS, come illustrato in Fig.2; naturalmente i transistori M1 ed M2 necessitano di essere opportunamente pilotati; ciò è stato ottenuto, come illustrato in tale  
10 documento, mediante altri due transistori M3 ed M4 di tipo MOS.

Tale circuito di Fig.2 risolve il problema della caduta di tensione sui diodi dato che la caduta di tensione sul canale dei transistori MOS è estremamente contenuta, ma  
15 presenta, come anche il circuito di Fig.1, un certo ripple all'uscita OUT.

Scopo della presente invenzione è quello di fornire un elevatore di tensione circuitalmente semplice, efficiente, che non presenti considerevoli cadute di tensione rispetto  
20 al valore elevato teorico, e con un ripple limitato all'uscita.

Tale scopo viene raggiunto attraverso il duplicatore avente le caratteristiche esposte nelle rivendicazioni 1 o 3 oppure l'elevatore avente le caratteristiche esposte nella  
25 rivendicazione 6; ulteriori aspetti vantaggiosi della presente invenzione sono esposti nelle rivendicazioni dipendenti.

Utilizzando nel duplicatore o nell'elevatore un oscillatore avente due uscite in opposizione di fase e due  
30 corrispondenti condensatori di trasferimento carica, oltre ad un ponte di interruttori controllati, è possibile caricare durante un primo semiperiodo il condensatore di

accumulo attraverso uno dei due condensatori e durante il successivo semiperiodo caricare il condensatore di accumulo mediante l'altro dei due condensatori e ridurre il ripple all'uscita.

5 Vantaggiosamente, invece di utilizzare altri quattro transistori MOS, il secondo condensatore di trasferimento carica può essere collegato direttamente ai primi quattro transistori in modo simmetrico rispetto al primo condensatore di trasferimento carica.

10 Secondo un ulteriore aspetto, la presente invenzione riguarda pure un circuito elettrico secondo la rivendicazione 13 ed un regolatore di tensione secondo la rivendicazione 14, entrambi comprendenti ed utilizzanti un tale elevatore di tensione.

15 L'invenzione risulterà più chiara dalla descrizione che segue considerata congiuntamente ai disegni allegati in cui:

Fig.1 rappresenta un elevatore di tensione a diodi secondo l'arte nota,

20 Fig.2 rappresenta un elevatore di tensione a transistori di tipo MOS secondo l'arte nota,

Fig.3 rappresenta un duplicatore di tensione secondo la presente invenzione,

25 Fig.4 rappresenta un elevatore di tensione secondo la presente invenzione,

Fig.5 rappresenta una sezione di caricamento da impiegare nell'elevatore di Fig.4, e

Fig.6 rappresenta un regolatore di tensione secondo la presente invenzione.

Il circuito di Fig.3 è assai simile a quello di Fig.2 ma ne differisce in alcuni importanti elementi.

5 L'oscillatore OSC presenta oltre alla prima uscita O1 una seconda uscita O2 in opposizione di fase rispetto alla prima; tale seconda uscita è collegata al primo terminale di un secondo condensatore TC2 di trasferimento carica; il secondo terminale di tale secondo condensatore è collegato direttamente ai quattro transistori M1,M2,M3,M4 in modo simmetrico rispetto al primo condensatore TC1.

10 I transistori M1, M2, M3, M4 danno così luogo a due invertitori collegati tra loro ad anello in modo tale da formare un flip-flop, aventi rispettivi ingressi collegati ai secondi terminali dei condensatori TC1 e TC2, terminali negativi di alimentazione collegati assieme alla tensione

15 VS, e terminali positivi di alimentazione collegati assieme al secondo terminale del condensatore SC.

Il segnale generato dall'oscillatore OSC varia tra il potenziale del riferimento GND ed il potenziale della tensione continua di alimentazione VS secondo un'onda

20 quadra sia all'uscita O1 che all'uscita O2.

Un tale oscillatore può essere costituito da un oscillatore avente una sola uscita riferita al riferimento di potenziale GND, in particolare massa, da un buffer invertente e da un buffer non-invertente aventi ritardi

25 sostanzialmente uguali.

In Fig.3 sono stati messi in evidenza i diodi di bulk D1, D2, D3, D4 rispettivamente dei quattro transistori M1, M2, M3, M4 di tipo MOS; i catodi di D1 e di D3 sono collegati all'uscita OUT del duplicatore e gli anodi di D2 e di D4

30 sono collegati alla tensione continua di alimentazione VS; tali collegamenti sono molto importanti per il corretto avviamento del circuito ed il successivo funzionamento a

regime come risulterà più chiaro dalla descrizione che segue.

5 Naturalmente, data la perfetta simmetria del circuito così ottenuto, gli invertitori costituiti dai transistori M1, M2 e M3, M4 devono essere preferibilmente uguali.

Per spiegare il funzionamento di questo circuito è necessario seguire l'evoluzione della tensione all'uscita OUT del duplicatore da quando si applica la tensione di alimentazione fino al raggiungimento del valore di regime.

10 All'istante in cui si applica la tensione di alimentazione, il condensatore SC di accumulo è scarico e l'uscita si porta al potenziale  $V_S - 2 * V_D$ ; dove  $V_D$  è la tensione di accensione dei diodi di bulk dei transistori MOS e vale circa 0.7 volt.

15 Durante questa prima fase i quattro transistori MOS sono tutti spenti ed il condensatore SC si carica attraverso i diodi di bulk. Quando la differenza tra la tensione all'uscita e la tensione di alimentazione diventa maggiore della tensione di soglia dei MOS, anche i transistori M1,  
20 M2, M3, M4 cominciano a condurre cooperando a "pompare" carica nel condensatore SC fino a sostituire completamente i diodi di bulk a regime.

Il funzionamento durante il transitorio è il seguente.

25 Durante il semiperiodo in cui l'uscita O1 dell'oscillatore OSC è bassa, cioè a massa, il condensatore TC1 si carica attraverso il diodo D2, mentre l'uscita O2 è alta e tale che il condensatore TC2 fornisce la propria energia al condensatore SC attraverso il diodo D3.

30 Durante il semiperiodo in cui l'uscita O1 dell'oscillatore OSC è alta, cioè al potenziale di alimentazione, il condensatore TC1 fornisce la propria energia al

condensatore SC attraverso il diodo D1 ed condensatore TC2 si carica attraverso il diodo D4.

5 In assenza dei MOS (quindi solo in presenza del ponte di diodi D1, D2, D3, D4) la tensione all'uscita OUT salirebbe fino a:

$$[1] \quad 2 * VS - 2 * VD - 2 * RD * IL - IL * T / C ;$$

10 dove RD è la resistenza serie dei diodi di bulk, IL la corrente media assorbita dal carico, T il periodo dell'onda quadra generata dall'oscillatore OSC, e C il valore di capacità dei condensatori TC1 e TC2 supposti uguali; ciò è vero solo se  $SC \gg TC1$  e  $SC \gg TC2$ , così da trascurare il ripple.

15 Il primo dei tre contributi sottratti è dovuto alla tensione di accensione dei diodi ed è presente anche quando non viene assorbita alcuna corrente dal carico, per esempio in applicazioni di tipo "High Side Driver", dove il carico da pilotare è un transistor di tipo MOS, cioè una capacità pura.

20 Il secondo contributo è dovuto alla caduta di potenziale sulla resistenza serie dei suddetti diodi; dimensionando opportunamente i diodi questo contributo è quasi sempre trascurabile.

25 Il terzo contributo è dovuto alla perdita di cariche dei condensatori TC1 e TC2; questo contributo non si può eliminare e va tenuto in considerazione se i condensatori di trasferimento carica vengono integrati, o si può minimizzare se c'è la possibilità di collegare condensatori discreti molto grandi all'esterno del chip. In ogni caso per applicazioni in cui non viene assorbita alcuna corrente  
30 media sul carico il suddetto contributo è nullo.

Il funzionamento a regime è il seguente.



Durante il semiperiodo in cui l'uscita O1 è bassa, cioè a massa, i nodi NA e NB si trovano rispettivamente al potenziale VS e VOUT, M1 ed M4 risultano spenti, M2 e M3 risultano accesi. In questa condizione il condensatore TC1 si carica attraverso il transistor M2 di tipo MOS a canale N, ed il condensatore TC2 carica il condensatore SC attraverso il transistor M3 di tipo MOS a canale P.

Durante il semiperiodo in cui l'uscita O1 è alta, cioè al potenziale di alimentazione, i nodi NDA e NDB si trovano rispettivamente al potenziale VOUT e VS, M1 e M4 risultano accesi, M2 e M3 risultano spenti. In questa condizione il condensatore TC1 carica il condensatore SC attraverso il transistor M1 di tipo MOS a canale P, ed il condensatore TC2 si carica attraverso il transistor M4 di tipo MOS a canale N.

A regime, supposta nulla la resistenza di uscita dell'oscillatore OSC, la tensione all'uscita vale:

$$[2] \quad 2 * VS - 2 * RDS\_ON * IL - IL * T / C ;$$

dove RDS\_ON è la resistenza serie dei transistori MOS supposti uguali tra loro.

Dal confronto delle formule [1] e [2] risulta evidente il vantaggio che si ottiene mediante l'utilizzo di transistori MOS, soprattutto se si considerano applicazioni in cui a regime il termine IL diventa nullo, per esempio quando il carico da pilotare è un transistor di tipo MOS.

Per un corretto funzionamento del circuito è bene fare alcune osservazioni.

Quando il nodo NA va basso, il diodo D2 di bulk del transistor M2 (lo stesso discorso vale per D4 e M4) va in conduzione innescando un transistor parassita di tipo NPN che ha per emettitore la diffusione di drain del MOS M2,

per base la diffusione di bulk del MOS M2, e per collettore la sacca contenente il MOS M2. Se si polarizza la sacca del MOS M2 alla tensione VOUT, l'intervento di questo transistor parassita scaricherebbe il condensatore SC impedendo il raggiungimento della condizione di regime. Quindi, nel caso in cui il circuito venga integrato nello stesso chip, è consigliabile porre i transistori M1, M2, M3, M4 in sacche separate e polarizzare la sacca dei MOS a canale N allo stesso potenziale del Bulk cioè VS.

10 Quando il nodo NA va alto, il diodo D1 di bulk del transistor M1 (lo stesso discorso vale per D3 e M3) va in conduzione innescando un transistor parassita di tipo PNP che ha per emettitore la diffusione di drain del MOS M1, per base la sacca del MOS M1, e per collettore il substrato e l'isolamento. La presenza di questo transistor parassita rallenterebbe il raggiungimento della condizione di regime. Quindi, è consigliabile minimizzare tale effetto indesiderato, circondando, ad esempio, i MOS M1 e M3 con una diffusione profonda di tipo N molto drogata.

20 Un altro punto importante da sottolineare riguarda il dimensionamento dei quattro MOS e della resistenza di uscita dell'oscillatore OSC.

I transistori MOS vanno costruiti tenendo conto in primo luogo della RDS\_ON, in quanto la caduta di tensione su di essa va sottratta alla tensione di uscita, senza eccedere però, perchè una riduzione di questo parametro comporta di contro un aumento della corrente di incrocio persa durante ogni commutazione che incide sull'efficienza di conversione.

30 Inoltre, in condizione di regime, se i condensatori di trasferimento TC1 e TC2 sono sufficientemente grandi così che la carica persa possa essere ritenuta trascurabile, il potenziale ai nodi Na e NB durante un fronte di salita o di

discesa sarà determinato dal partitore resistivo composto dalla RDS\_ON dei transistori MOS e della resistenza di uscita dell'oscillatore OSC. Normalmente anche l'oscillatore OSC ha lo stadio di uscita realizzato con invertitori MOS.

Quindi, se si suppone a metà la soglia di commutazione degli invertitori formati dalle coppie di MOS M1,M2 e M3,M4, affinché i suddetti invertitori possano commutare, l'oscillatore deve avere una resistenza di uscita più piccola della RDS\_ON dei MOS.

Va infine segnalato che i transistori MOS lavorano nell'intervallo di tensioni compreso fra VOUT e VS e devono essere costruiti in modo tale da tenere questa differenza di potenziale, mentre la sacca che li contiene deve tenere la massima tensione VOUT.

In Fig.4 è illustrato lo schema a blocchi di un elevatore di tensione secondo la presente invenzione anch'esso basato su un oscillatore OSC avente due uscite O1 e O2 in opposizione di fase tra loro ed almeno una coppia di condensatori di trasferimento carica così che il condensatore SC di accumulo venga caricato durante entrambi i semiperiodi dell'onda, generalmente quadra, generata dall'oscillatore OSC.

Tale elevatore comprende, genericamente, N sezioni di caricamento CS, indicate come CS1-CSN; nel circuito di Fig.4 la tensione all'uscita OUT è uguale a N+1 volte la tensione di alimentazione VS: quindi nel caso di una sola sezione di caricamento l'elevatore sarà un duplicatore.

La generica sezione di caricamento CS, illustrata in Fig.5, è un dispositivo a quattro terminali: un primo terminale A laterale, un secondo terminale B laterale, un terminale C di ingresso alimentazione, ed un terminale D di uscita

carica.

Tutti i primi terminali A1-AN laterali sono collegati all'uscita O1 e tutti i secondi terminali B1-BN laterali sono collegati all'uscita O2; nel caso di una sola sezione  
5 CS il terminale D è collegato all'uscita OUT ed al condensatore SC ed il terminale C ad un riferimento di potenziale, nel caso di Fig.4 la tensione continua di alimentazione VS; nel caso di N sezioni di caricamento CS1-CSN queste sono collegate in serie mediante i terminali di  
10 ingresso C1-CN ed i terminali di uscita D1-DN, e il primo terminale d'uscita (D1) del collegamento serie è collegato all'uscita OUT ed al condensatore SC ed l'ultimo terminale d'ingresso (CN) del collegamento serie ad un riferimento di  
15 potenziale, nel caso di Fig.4 la tensione continua di alimentazione VS.

Ciascuna sezione di caricamento CS comprende:

- un primo TC1 ed un secondo TC2 condensatori di trasferimento carica aventi primi terminali  
20 rispettivamente connessi al primo A ed al secondo B terminali laterali, e
- due invertitori collegati tra loro ad anello in modo tale da formare un flip-flop, aventi ingressi  
25 rispettivamente collegati a secondi terminali del primo TC1 e del secondo TC2 condensatori di trasferimento carica, terminali negativi di alimentazione collegati assieme al terminale C di ingresso alimentazione, e terminali positivi di alimentazione collegati assieme al terminale D di uscita carica.

Il primo invertitore è formato dai transistori M1 ed M2 di  
30 tipo MOS, ed il secondo dai transistori M3 ed M4 di tipo MOS; anche in Fig.5 sono stati messi in evidenza i diodi di bulk D1, D2, D3, D4 (fondamentali per il funzionamento del

circuito), il catodo dei diodi D1 e D3 è collegato al terminale D, mentre l'anodo dei diodi D2 e D4 è collegato al terminale C.

5 In Fig.4, un terminale del condensatore SC è collegato alla massa GND; naturalmente può essere scelto anche un diverso riferimento di potenziale con una conseguente variazione del potenziale all'uscita OUT.

10 Ancora in Fig.4, la tensione di alimentazione VS viene fornita in ingresso sia all'oscillatore OSC che al terminale CN; anche in questo caso si può scegliere di collegare il terminale CN ad un differente riferimento di potenziale, ad esempio RIF; la tensione all'uscita sarà allora pari a N volte la tensione VS di alimentazione dell'oscillatore OSC aumentata del potenziale di  
15 riferimento RIF.

Come già detto, vi sono svariati circuiti elettrici che, per l'ambiente in cui operano, necessitano di circuiti elevatori di tensione.

20 Un primo caso sono i dispositivi di memoria di tipo Flash EPROM: questi infatti richiedono di una tensione di lettura relativamente bassa, 3-5 volt, ma tensioni di programmazione e lettura relativamente alte, 12 volt; naturalmente è piuttosto scomodo dover disporre, solo per tali dispositivi, di una fonte di alimentazione a 12 volt  
25 ed è quindi comodo inserire nel dispositivo di memoria un elevatore.

Un secondo caso sono i regolatori di tensione a bassa caduta di tensione tra ingresso ed uscita, del tipo comprendente un transistor di tipo MOS di potenza come  
30 elemento di regolazione di uscita.

Un tale regolatore è mostrato in Fig.6; questo è un

dispositivo fondamentale a tre terminali: un terminale di ingresso VI, un terminale di uscita VO, ed un terminale di riferimento potenziale GND che solitamente viene connesso a massa.

5 Al terminale di ingresso VI è collegato il terminale di drain di un transistor OM di tipo MOS di potenza a canale P, ed al terminale di uscita VO è collegato il terminale di source del transistor OM; in parallelo al canale del transistor OM è posto un diodo di protezione PD.

10 Al terminale VO sono inoltre collegati dei mezzi di regolazione RM, la cui uscita è collegata al terminale G di gate del transistor OM attraverso un diodo D6.

Al terminale VI possono essere inoltre collegati dei mezzi di protezione PM contro i sovraccarichi di corrente, la cui uscita è collegata sempre al terminale G di gate del transistor OM attraverso un altro diodo D7.

15

Sempre al terminale VI devono essere collegati dei mezzi elevatori EM di tensione, la cui uscita OUT è collegata al terminale G di gate del transistor OM attraverso un generatore di corrente IG; tale generatore di corrente svolge principalmente una funzione di limitazione della corrente generata dai mezzi elevatori EM ed inoltre permette di lasciar variare il potenziale del terminale G.

20

I mezzi elevatori EM servono a poter avere sul terminale G un potenziale superiore di almeno la tensione di soglia al potenziale presente sul terminale VO, quindi di almeno alcuni volt. Se il regolatore è a bassa caduta di tensione, il potenziale sul terminale VO sarà superiore solamente di pochi decimi di volt al potenziale sul terminale VO e quindi non sarebbe sufficiente a pilotare il terminale G del transistor OM; ecco la necessità di inserire un elevatore di tensione.

25

30

RIVENDICAZIONI

1. Duplicatore di tensione ricevente in ingresso una tensione (VS) continua di alimentazione e fornente ad una uscita (OUT) una tensione avente un valore sostanzialmente doppio del valore di detta tensione (VS) continua, del tipo comprendente:
- 5
- a) un oscillatore (OSC) alimentato da detta tensione (VS) continua ed avente una prima uscita (O1),
- b) un condensatore (SC) di accumulo carica avente un primo terminale collegato ad un riferimento di potenziale (GND), in particolare massa, ed un secondo terminale collegato all'uscita (OUT) del duplicatore,
- 10
- c) un primo condensatore (TC1) di trasferimento carica avente un primo terminale connesso a detta prima uscita (O1) di detto oscillatore (OSC), e
- 15
- d) due invertitori (M1,M2,M3,M4) collegati tra loro ad anello in modo tale da formare un flip-flop, aventi un ingresso collegato ad un secondo terminale di detto primo condensatore (TC1), terminali negativi di alimentazione collegati assieme a detta tensione (VS) continua di alimentazione, e terminali positivi di alimentazione collegati assieme al secondo terminale di detto condensatore (SC) di accumulo,
- 20
- caratterizzato dal fatto che detto oscillatore (OSC) presenta una seconda uscita (O2) in opposizione di fase rispetto alla prima (O1), e dal fatto di comprendere un secondo condensatore (TC2) di trasferimento carica avente un primo terminale collegato a detta seconda uscita (O2), ed un secondo terminale collegato ad un altro ingresso di detti invertitori.
- 25
- 30

2.-Duplicatore secondo la rivendicazione 1, in cui detti

invertitori (M1,M2,M3,M4) sono realizzati mediante transistori di tipo MOS, e sono sostanzialmente uguali, ed in cui i corrispondenti terminali di bulk di detti transistori MOS sono collegati in modo tale da creare un  
5 percorso di conduzione unidirezionale tra detti terminali negativi e detti terminali positivi di detti invertitori.

3. Duplicatore di tensione ricevente in ingresso una tensione (VS) continua di alimentazione e fornente ad una uscita (OUT) una tensione avente un valore sostanzialmente  
10 doppio del valore di detta tensione (VS) continua, comprendente:

- a) un oscillatore (OSC) alimentato da detta tensione (VS) continua ed avente uscite (O1,O2) in opposizione di fase,
- 15 b) un condensatore (SC) di accumulo carica avente un primo terminale collegato ad un riferimento di potenziale (GND), in particolare massa, ed un secondo terminale collegato all'uscita (OUT) del duplicatore,
- 20 c) un primo (TC1) ed un secondo (TC2) condensatore di trasferimento carica aventi primi terminali rispettivamente connessi alle uscite (O1,O2) di detto oscillatore (OSC),
- 25 d) un ponte comprendente quattro diodi (D1,D2,D3,D4), avente terminale positivo collegato al secondo terminale di detto condensatore (SC) di accumulo, terminale negativo collegato a detta tensione (VS) continua di alimentazione, ed i restanti due terminali indifferenti collegati rispettivamente a secondi terminali di detto primo (TC1) e secondo (TC2)  
30 condensatore, e
- e) quattro transistori (M1,M2,M3,M4) aventi percorsi di



conduzione principale collegati rispettivamente in parallelo a detti quattro diodi (D1,D2,D3,D4) e terminali di controllo collegati in modo tale da abbassare a regime la caduta di tensione lungo i rami del ponte.

4. Duplicatore secondo la rivendicazione 3, in cui detti quattro transistori (M1,M2,M3,M4) sono di tipo MOS e sono sostanzialmente uguali.

5. Duplicatore secondo la rivendicazione 3, in cui detti quattro diodi (D1-D4) sono i diodi di bulk di detti quattro transistori (M1-M4).

6. Elevatore di tensione ricevente in ingresso una tensione (VS) continua di alimentazione e fornente ad una uscita (OUT) una tensione elevata, del tipo comprendente:

a) un oscillatore (OSC) alimentato da detta tensione (VS) continua ed avente uscite (O1,O2) in opposizione di fase,

b) un condensatore (SC) di accumulo carica avente un primo terminale collegato ad un primo riferimento (GND) di potenziale ed un secondo terminale collegato all'uscita (OUT) dell'elevatore, e

c) almeno una sezione di caricamento (CS) avente ciascuna un terminale (D) di uscita carica, un terminale (C) di ingresso alimentazione, un primo (A) ed un secondo (B) terminali laterali collegati rispettivamente alle uscite (O1,O2) di detto oscillatore (OSC), tali sezioni (CS1-CSN) essendo collegate in serie attraverso i terminali di ingresso (C1-CN) e di uscita (D1-DN), il primo terminale (D1) di uscita del collegamento serie essendo collegato al secondo terminale di detto condensatore (SC) di accumulo, l'ultimo terminale (CN)

di ingresso del collegamento serie essendo collegato ad un secondo riferimento (VS) di potenziale,

in cui ciascuna sezione di caricamento (CS) comprende:

5 d) un primo (TC1) ed un secondo (TC2) condensatore di trasferimento carica aventi primi terminali rispettivamente connessi a detti primo (A) e secondo (B) terminali laterali, e

10 e) un ponte di interruttori controllati (M1,M2,M3,M4) avente terminali indifferenti rispettivamente collegati a secondi terminali di detti primo (TC1) e secondo (TC2) condensatori di trasferimento carica, terminale negativo collegato a detto terminale (C) di ingresso alimentazione, e terminale positivo collegato a detto terminale (D) di uscita carica,

15 ed in cui il valore di detta tensione elevata corrisponde sostanzialmente al valore di detto secondo potenziale meno il valore di detto primo potenziale più la somma di un numero di valori di detta tensione continua (VS) pari al numero di sezioni di caricamento.

20 7. Elevatore secondo la rivendicazione 6, in cui detto ponte comprende due invertitori (M1,M2,M3,M4) collegati tra loro ad anello in modo tale da formare un flip-flop, aventi ingressi rispettivamente collegati a secondi terminali di detti primo (TC1) e secondo (TC2) condensatori di  
25 trasferimento carica, terminali negativi di alimentazione collegati assieme a detto terminale (C) di ingresso alimentazione, e terminali positivi di alimentazione collegati assieme a detto terminale (D) di uscita carica,

30 8. Elevatore secondo la rivendicazione 7, in cui detti invertitori (M1,M2,M3,M4) sono realizzati mediante transistori MOS.

5 9. Duplicatore secondo la rivendicazione 8, in cui i corrispondenti terminali di bulk di detti transistori MOS sono collegati in modo tale da creare un percorso di conduzione unidirezionale tra detto terminale (C) di ingresso alimentazione e detti detto terminale (D) di uscita carica.

10. Elevatore secondo la rivendicazione 7, in cui detti invertitori (M1,M2,M3,M4) sono sostanzialmente uguali.

10 11. Elevatore secondo la rivendicazione 6, in cui detto primo terminale (CN) di ingresso è collegato a detta tensione (VS) continua di alimentazione.

15 12. Elevatore secondo la rivendicazione 6, in cui detto oscillatore (OSC) è costituito da un oscillatore avente una sola uscita riferita ad un riferimento di potenziale, in particolare massa, da un buffer invertente e da un buffer non-invertente aventi ritardi sostanzialmente uguali.

20 13. Circuito elettrico, in particolare dispositivo di memoria di tipo non volatile programmabile e cancellabile elettricamente, del tipo alimentabile a bassa tensione, comprendente un elevatore di tensione secondo una delle rivendicazioni da 6 a 12 per la generazione di una tensione interna di alimentazione elevata.

25 14. Regolatore di tensione a bassa caduta di tensione tra ingresso (VI) e uscita (VO), del tipo comprendente un transistor (OM) di tipo MOS di potenza come elemento di regolazione di uscita, ed un elevatore (EM) di tensione secondo una delle rivendicazioni da 6 a 12 avente uscita (OUT) accoppiata al terminale (G) di controllo di detto transistor (OM) per poter mantenere detto transistor in  
30 condizione di conduzione al variare delle condizioni operative del regolatore.

RIASSUNTO

La presente invenzione si riferisce ad un elevatore di tensione a MOS di tipo a pompa di carica ed a due applicazioni dove tale tipo di elevatore può trovare  
5 vantaggioso impiego.

L'elevatore di tensione comprende, invece dei tradizionali diodi, che presentano una indesiderata caduta di tensione, quattro transistori MOS, e, invece del tradizionale oscillatore a singola uscita con il relativo condensatore  
10 di trasferimento carica, un oscillatore con due uscite e corrispondentemente due condensatori di trasferimento carica.

In questo modo non vi sono praticamente cadute di tensioni indesiderate ed il ripple risulta ridotto senza complicare  
15 la struttura circuitale.

(Fig.3)

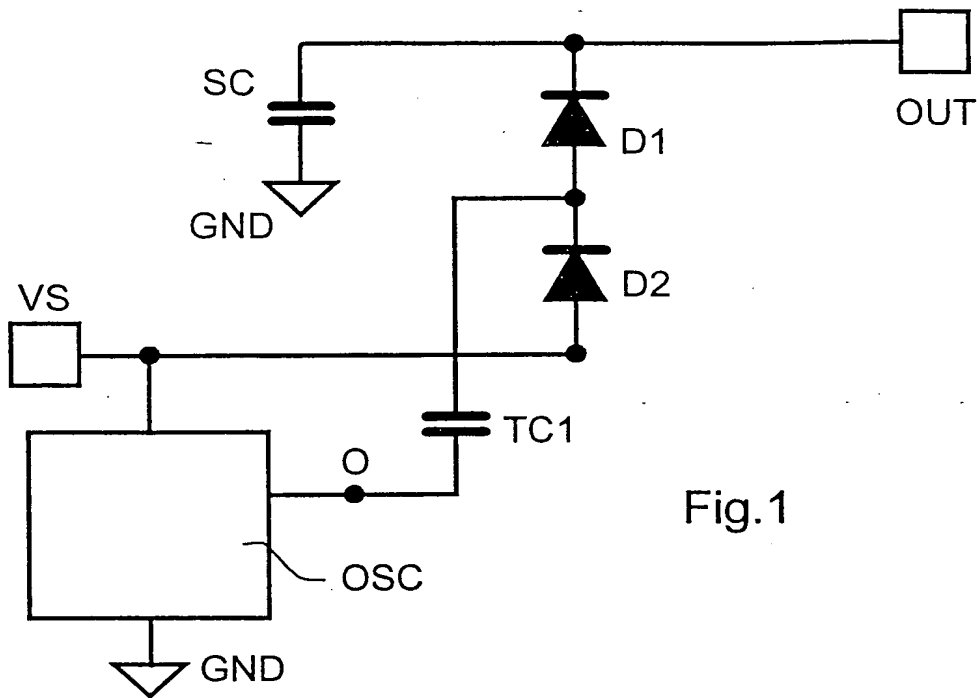


Fig.1

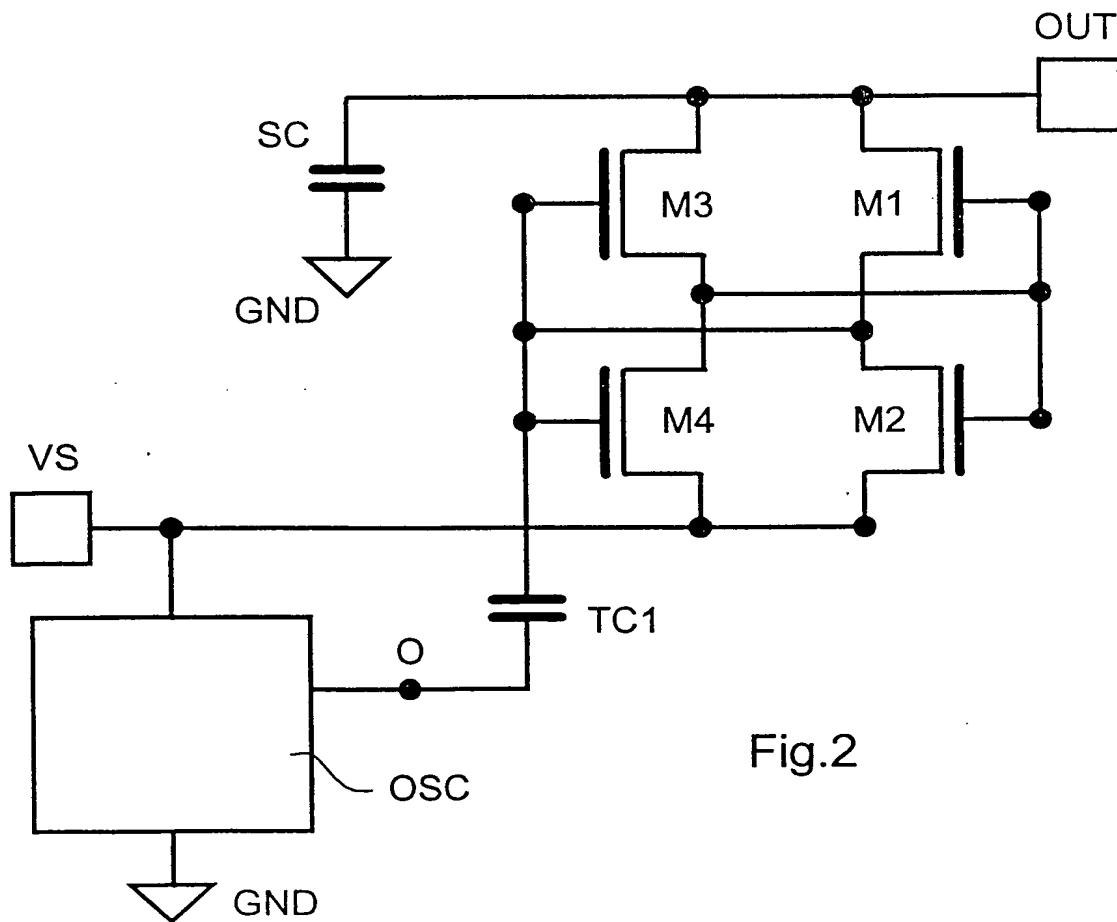


Fig.2

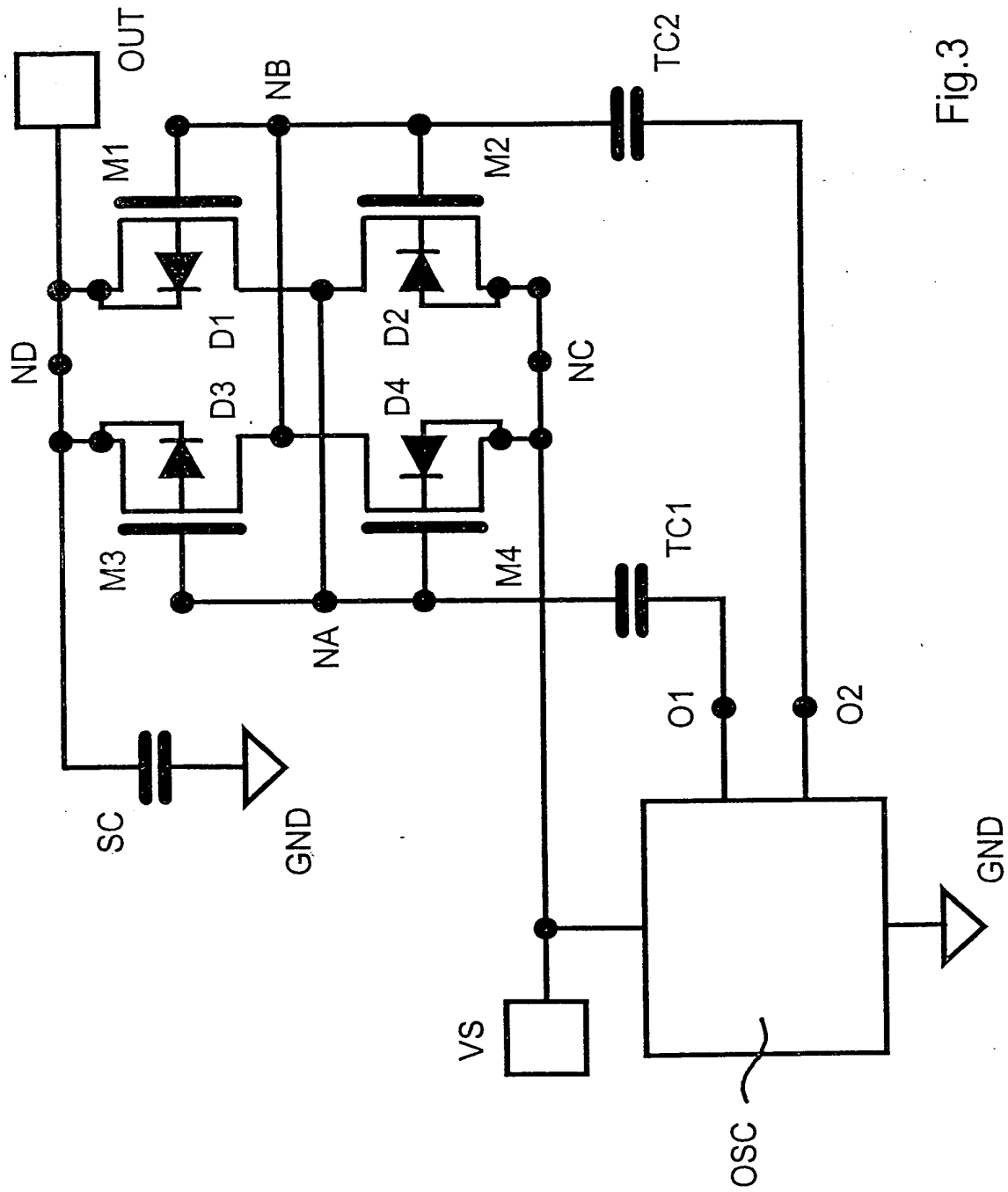
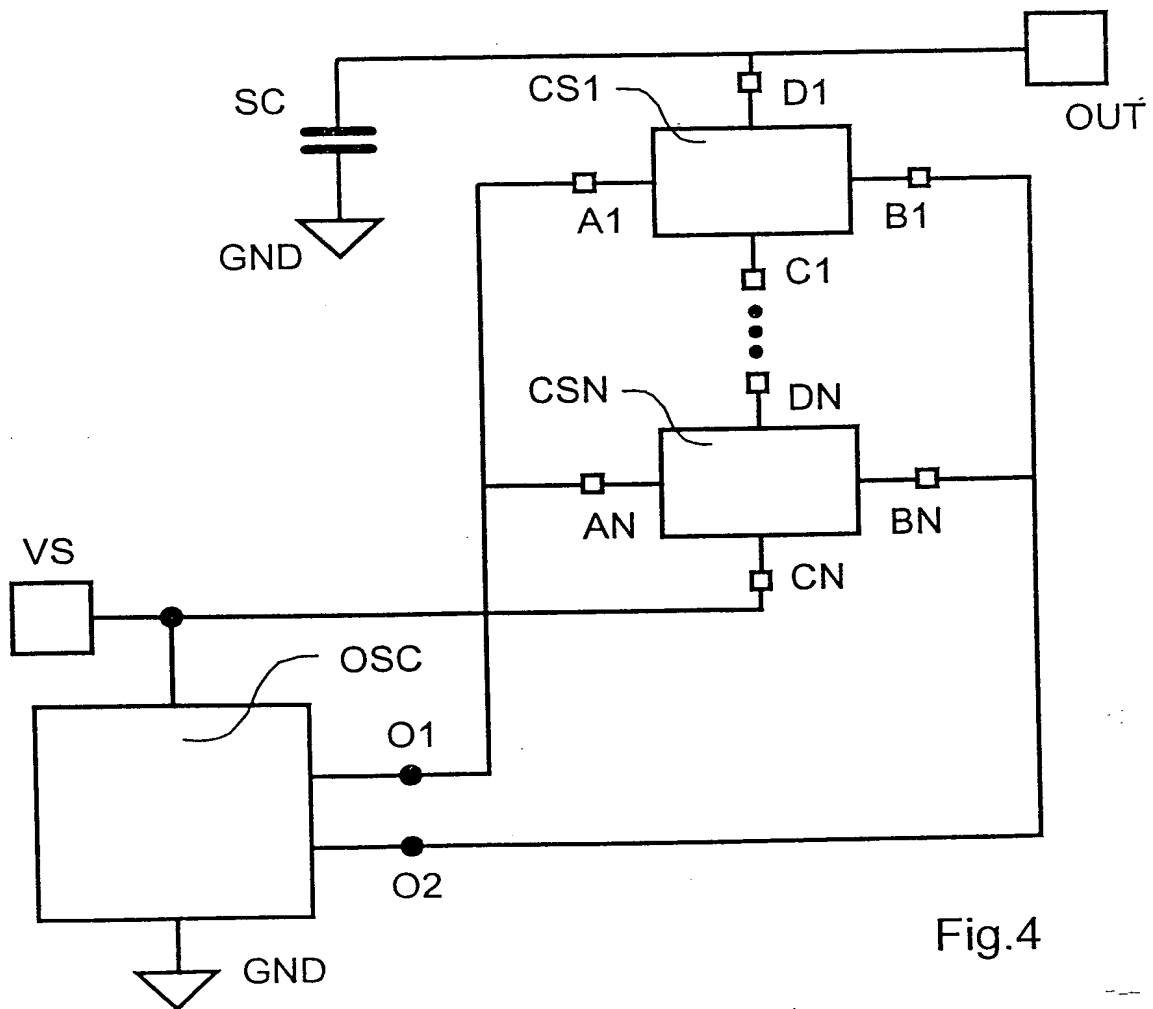
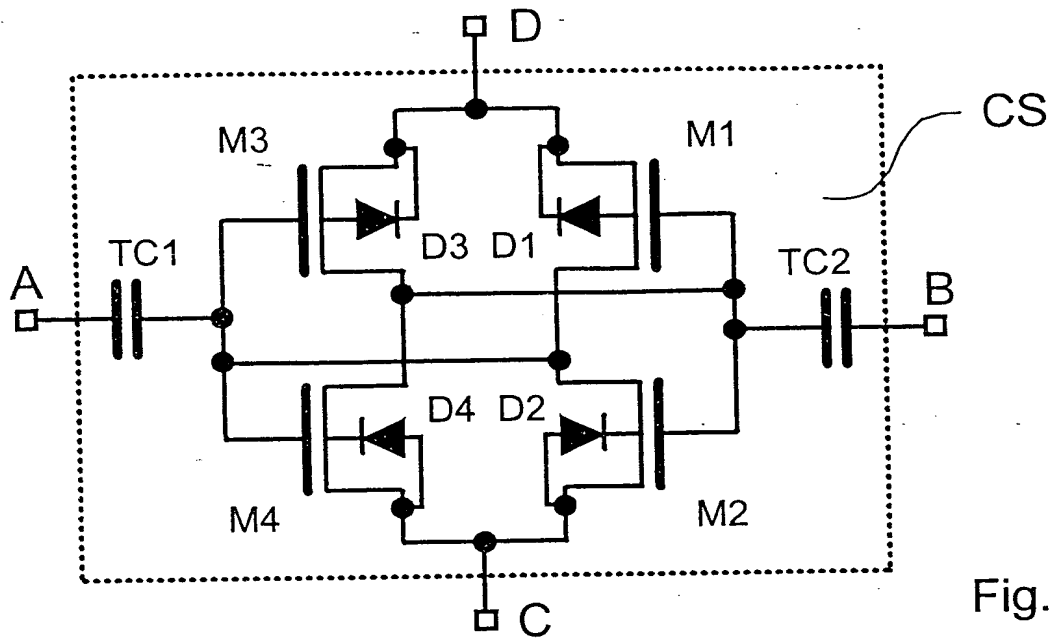


Fig.3



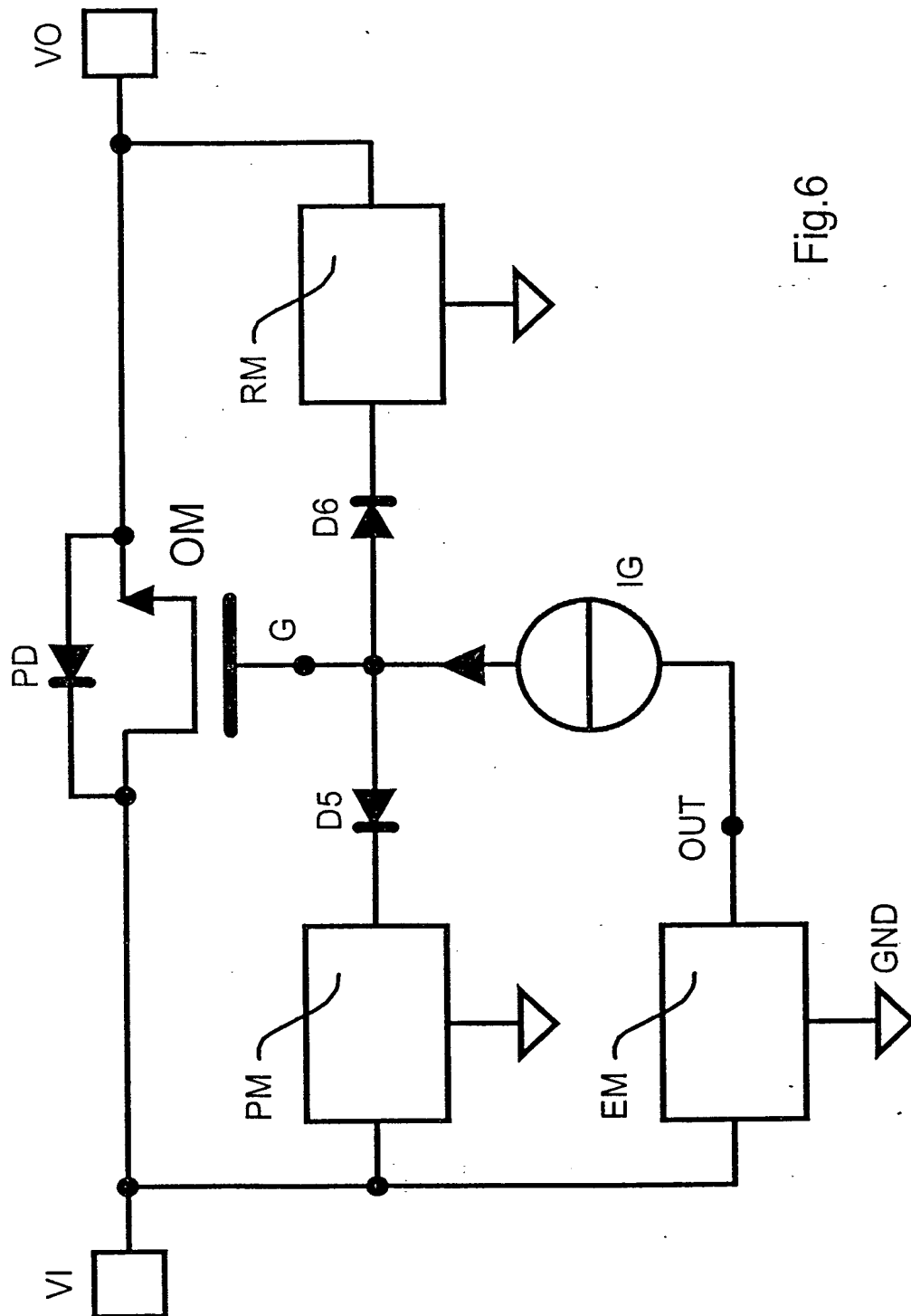


Fig. 6